

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

010792200 \*\*Image available\*\*

WPI Acc No: 1996-289153/199630

XRFX Acc No: N96-242643

Image display appts. using liquid crystal panel - has several inputs receiving input image signal via one of many signal channels, channel selector periodically changes signal channel through which pixel is controlled preventing degradation

Patent Assignee: SEIKO EPSON CORP (SHIH )

Inventor: AOKI T; KOBAYASHI M; NAITO K; YAMAZAKI Y

Number of Countries: 006 Number of Patents: 007

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 718816	A2	19960626	EP 95119944	A	19951218	199630 B
JP 8227065	A	19960903	JP 95332211	A	19951220	199645
JP 9134149	A	19970520	JP 95291486	A	19951109	199730
EP 718816	A3	19970730	EP 95119944	A	19951218	199743
US 5973661	A	19991026	US 95575930	A	19951220	199952
EP 718816	B1	20030806	EP 95119944	A	19951218	200359
DE 69531441	E	20030911	DE 631441	A	19951218	200367
			EP 95119944	A	19951218	

Priority Applications (No Type Date): JP 95291486 A 19951109; JP 94316988 A 19941220

Cited Patents: FR 2681973; JP 5224630; US 5170158; US 5406304

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 718816	A2	E	19	G09G-003/36	
-----------	----	---	----	-------------	--

Designated States (Regional): DE FR GB NL

JP 8227065	A		12	G02F-001/133	
------------	---	--	----	--------------	--

JP 9134149	A		11	G09G-003/36	
------------	---	--	----	-------------	--

EP 718816	A3			G09G-003/36	
-----------	----	--	--	-------------	--

US 5973661	A			G09G-003/36	
------------	---	--	--	-------------	--

EP 718816	B1	E		G09G-003/36	
-----------	----	---	--	-------------	--

Designated States (Regional): DE FR GB NL

DE 69531441 E G09G-003/36 Based on patent EP 718816

Abstract (Basic): EP 718816 A

The image display appts. includes a liquid crystal panel (102) defining a matrix of pixels (116). An input port receives an image signal (VIDEO) of a serial stream of pixel signals.

A display control (30) controls the display of each pixel in response to a pixel signal in the input signal via one of the signals channels (50). A channel selector (35, 60) periodically changes the signal channel through which the pixel is controlled.

USE/ADVANTAGE - For computer monitor, TV screen, projectors. Each pixel is controlled in response to image input signal via one of multiple signal channels, where differences among signal channels caused by component variations has no or little perceivable effect on displayed image.

Dwg. 1/14

Title Terms: IMAGE; DISPLAY; APPARATUS; LIQUID; CRYSTAL; PANEL; INPUT; RECEIVE; INPUT; IMAGE; SIGNAL; ONE; SIGNAL; CHANNEL; CHANNEL; SELECT; PERIOD; CHANGE; SIGNAL; CHANNEL; THROUGH; PIXEL; CONTROL; PREVENT; DEGRADE

Derwent Class: P81; P85; T04; W03; W04

International Patent Class (Main): G02F-001/133; G09G-003/36

International Patent Class (Additional): G09G-003/20; H04N-005/66

File Segment: EPI; EngPI

?

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-134149

(43) 公開日 平成9年(1997)5月20日

(51) Int. Cl. <sup>6</sup>  
G09G 3/36  
H04N 5/66

識別記号

102

F I

G09G 3/36

H04N 5/66

102

B

審査請求 未請求 請求項の数11 O L (全11頁)

(21) 出願番号 特願平7-291486

(22) 出願日 平成7年(1995)11月9日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 山崎 康二

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 青木 透

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 小林 守

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

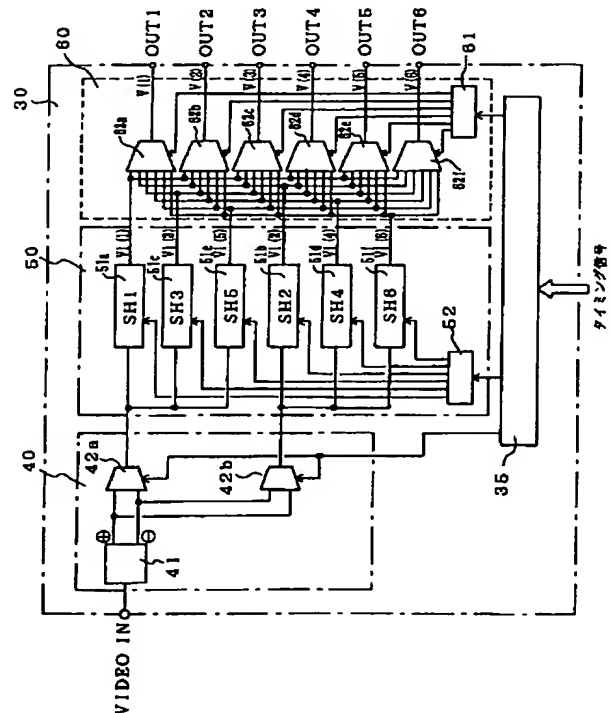
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 入力画像信号の相展開を行い画像表示手段に表示する画像表示装置において、相展開などの信号処理回路のばらつきによる画質の劣化を防止し、高画質で高解像度の画像を表示可能な画像表示装置を提供する。

【解決手段】 相展開回路50の各サンプルホルダ51a~51fに保持された相展開された6つの画像信号V1(i)の1つをローテーション回路60のアナログスイッチ62a~62fによって選択しパネル駆動用画像信号V(i)として出力する。さらに、アナログスイッチ62a~62fによって選択する組み合わせを変化させることにより、相展開回路における回路特性のばらつきによるパネル駆動用画像信号V(i)への影響を液晶パネル上で空間的および時間的に分散させることができ、画質を向上できる。



## 【特許請求の範囲】

【請求項 1】 シリアルデータとして供給される複数の画素信号を展開順に従って n 個の保持手段に順次保持する相展開部と、

画像を表示する複数の画素を備えた表示部に対し n 個毎の前記画素信号を供給する n 個の供給手段と、

前記保持手段と供給手段の組み合わせを変更可能なローテーション部と、

前記組み合わせおよび前記展開順を制御する制御部とを有し、この制御部は、複数の前記組み合わせおよびそれに対応する前記展開順を備えており、一定のタイミングで前記組み合わせおよびそれに対応する前記展開順を変更することを特徴とする画像表示装置。ただし、前記 n は 2 以上の整数である。

【請求項 2】 請求項 1 において、前記制御部は複数の前記組み合わせおよびそれに対応する前記展開順を一定の順序で変えることを特徴とする画像表示装置。

【請求項 3】 請求項 1 において、前記制御部は複数の前記組み合わせおよびそれに対応する前記展開順をランダムに変えることを特徴とする画像表示装置。

【請求項 4】 請求項 1 において、前記制御部は前記組み合わせおよびそれに対応する前記展開順を、前記表示部の水平同期に同期して変更することを特徴とする画像表示装置。

【請求項 5】 請求項 1 において、前記制御部は前記組み合わせおよびそれに対応する前記展開順を、前記表示部の水平および垂直同期に同期して変更することを特徴とする画像表示装置。

【請求項 6】 請求項 1 において、前記ローテーション部は、前記 n 個の保持手段のいずれか 1 つを選択して前記 n 個の供給手段の 1 つに出力する n 個の選択手段を有することを特徴とする画像表示装置。

【請求項 7】 請求項 6 において、前記制御部は、前記 n 個の保持手段に対する前記 n 個の供給手段の組み合わせを単位として変更することを特徴とする画像表示装置。

【請求項 8】 請求項 1 において、前記ローテーション部は、前記 m 個の保持手段のいずれか 1 つを選択して前記 m 個の供給手段の 1 つに出力する複数の選択手段を有することを特徴とする画像表示装置。ただし、前記 m は、2 以上前記 n 以下の整数である。

【請求項 9】 請求項 8 において、前記制御部は、前記 m 個の保持手段に対する前記 m 個の供給手段の組み合わせを単位として変更することを特徴とする画像表示装置。

【請求項 10】 前記表示部は液晶パネルであり、前記供給手段は、前記液晶パネルのデータ側駆動部に前記画素信号を供給することを特徴とする画像表示装置。

【請求項 11】 前記表示部は透過型液晶パネルおよび投写用光源を有する投写型の表示部であり、前記供給手

段は、前記透過型液晶パネルのデータ側駆動部に前記画素信号を供給することを特徴とする画像表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は画像を表示する装置に関し、特に、液晶パネルを用いた画像表示装置に関するものである。

## 【0002】

【従来の技術】 図 14 に従来の画像表示装置の一例を示してある。この画像表示装置は、画像を表示するために液晶パネルを用いた装置であり、液晶パネルブロック 10、タイミング回路ブロック 20、およびデータ処理回路ブロック 30 を備えている。タイミング回路ブロック 20 に源振クロック信号 CLK と同期信号 SYNC が入力され、これらの信号に基づき各回路ブロックを動作させるクロックなどの制御信号がタイミング回路ブロック 20 から出力される。また、液晶パネルブロック 10 はデータ側駆動回路 101、アクティブマトリクス型の液晶パネル 102 および走査側駆動回路 103 を備えている。データ側駆動回路 101 はシフトレジスタ 111、サンプリングスイッチ 112 およびデータ側電極 113 を備えている。データ処理回路ブロック 30 は増幅及び反転回路 302 を備えている。

【0003】 画像表示装置へは、画像処理装置などの外部装置からシリアル化された複数の画素信号が入力画像信号 VIDEO として供給される。この入力画像信号 VIDEO は、データ処理回路ブロック 30 の増幅及び反転回路 302 によって液晶パネル 102 の駆動に必要な電圧に増幅され、また、必要に応じて極性反転され、液晶パネルブロック 10 の入力端子 VIN にパネル駆動用画像信号 V として出力される。

【0004】 データ側駆動回路 102 のシフトレジスタ 111 は、タイミング回路ブロック 20 からの信号を基にサンプリング信号を出力する。サンプリングスイッチ 112 は、このサンプリング信号によってパネル駆動用画像信号 V に含まれる画素信号を各画素に対応するサンプリングスイッチ 112 によってサンプルし、それぞれのデータ側電極 113 に画素信号に対応した所定の電位を出力する。

## 【0005】

【発明が解決しようとする課題】 液晶パネルのアクティブ素子にポリシリコンの薄膜トランジスタ（以下 p-si-TFT とする）が液晶パネルブロック 10 に使用されている画像表示装置においては、データ側駆動回路 101 と走査側駆動回路 103 をともに p-si-TFT を用いて液晶パネル 102 と同じガラス基板上に形成することが可能である。そして、これらの回路をガラス基板上に形成することにより、画像表示装置をいっそう小型化することができる。しかしながら、ガラス基板上に形成されたデータ側駆動回路 101 と走査側駆動回路 1

0 3 の動作速度はシリコン基板上に形成された回路に比べ遅くなる。従って、サンプリングスイッチ 1 1 2 の特性と入力画像信号 V I D E O の周波数のマッチングを取り高解像度の画像表示を可能とするために入力画像信号 V I D E O を相展開することが考えられる。

【 0 0 0 6 】図 1 1 に入力画像信号 V I D E O を各画素信号毎に相展開した画像表示装置の一例を示してある。この画像表示装置は、データ処理回路ブロック 3 0 が入力画像信号 V I D E O を 6 つの相に展開する相展開回路 3 0 1 を備えている。さらに、データ処理回路ブロック 3 0 には 6 つの出力端子 O U T 1 ~ 6 が用意され、それぞれの端子からそれぞれの相毎のパネル駆動用画像信号 V ( i ) ( i = 1 ~ 6 ) が出力される。これらのパネル駆動用画像信号 V ( i ) は、n 個毎 ( 本装置では 6 個毎 ) の水平方向に並んだ画素に供給される画素信号によって構成される。液晶パネルブロック 1 0 にはパネル駆動用画像信号 V ( i ) に対応した 6 個の入力端子 V I N 1 ~ 6 が用意され、それぞれの入力端子 V I N 1 ~ 6 は 6 個毎のデータ側電極 1 1 3 と接続されている。他の構成については、上記の画像表示装置とほぼ同様につき、共通する部分については同じ符号を付して説明を省略する。

【 0 0 0 7 】データ処理回路ブロック 3 0 では、入力画像信号 V I D E O が相展開回路 3 0 1 によって n 相 ( 本図の画像表示装置では 6 相 ) に展開され、それぞれの相毎に設けられた増幅及び反転回路 3 0 2 によって入力画像信号 V I D E O の中の各々の画素信号が液晶パネルの駆動に必要な電圧に増幅あるいは極性反転され、パネル駆動用画像信号 V ( i ) として出力される。パネル駆動用画像信号 V ( i ) は入力画像信号 V I D E O が相展開回路 3 0 1 によって、本例では 6 相に展開された画像信号であり、それぞれのパネル駆動用画像信号 V ( i ) には 6 個毎の画素信号が含まれる。従って、パネル駆動用画像信号 V ( i ) の周波数は入力画像信号 V I D E O の周波数より低下する。このため、データ側駆動回路 1 0 2 では、シフトレジスタ 1 1 1 から出力されたサンプリング信号により、端子 V I N 1 ~ 6 に供給されたパネル駆動用画像信号 V ( 1 ) ~ V ( 6 ) の中から各々のデータ側電極 1 1 3 に該当する画素信号をサンプリングスイッチ 1 1 2 によって確実にサンプリングできる。このため、入力画像信号 V I D E O の周波数が高い高解像度の画像信号であっても、データ側電極 1 1 3 に確実に所定の電位を出力することができ、高解像度の画像表示が可能となる。

【 0 0 0 8 】図 1 2 に、相展開についてさらに詳しく示してある。入力画像信号 V I D E O には、図面上の水平方向に示した複数の画素信号 P D が含まれており、これらがシリアルデータとして供給される。相展開回路 3 0 1 は、これらの直列に並んだ画素信号 P D を一定の画素毎のデータに展開し、それぞれの画素信号 P D を複数本

の信号出力 ( 相 ) に分ける。このため、データ側駆動回路 1 0 1 がガラス基板上に形成され、そのサンプルホルダーを構成するサンプリングスイッチ 1 1 2 のオン抵抗が高く動作速度が多少遅い場合であっても、周波数の高い画像信号をサンプリングすることが可能となる。このような相展開回路 3 0 1 は、デジタル信号化された画素信号を各相毎にデータラッチする回路、あるいはアナログ信号化された画素信号を各相毎にサンプルホールドする回路などにより構成することが可能である。

10 【 0 0 0 9 】相展開回路 3 0 1 から出力されたパネル駆動用画像信号 V ( i ) には、それぞれ n 画素毎、本例では 6 画素毎のデータが含まれる。従って、データ側駆動回路 1 0 1 のデータ入力端子 V I N 1 ~ V I N 6 のそれぞれには n 個毎の画素信号が供給される。これらのデータ入力端子 V I N 1 ~ V I N 6 に接続された n 本のデータ供給線 1 1 4 には、n 個毎にサンプリングスイッチ 1 1 2 が接続されており、適当なタイミングでサンプリングスイッチ 1 1 2 によりデータ供給線 1 1 4 に表れた画素データがサンプリングされ、データ側電極 1 1 3 に対応する画素信号が出力される。これによって、液晶パネル上では n 本毎の縦方向の画素に特定のパネル駆動用画像信号 V ( i ) の電圧が現れ、水平同期信号によって所定の水平方向の画素の表示がリフレッシュされる。

20 【 0 0 1 0 】相展開回路を設けることにより、サンプリング側の動作速度と画像信号の周波数とのマッチングが取りやすくなるので、小型で高性能な画像表示装置を提供することができる。しかし、相展開回路は各相毎の回路を備えており、これらの回路は、それらを構成する部品の特性のばらつきや経時変化、あるいは回路の実装状況などにより同じ回路構成でも利得差やオフセットが生ずる。このため、例えば、入力画像信号 V I D E O が均一の強度の画素信号を有する場合であっても、相展開後においては、各相毎の画素信号の強度が均一でなくなる可能性がある。このため、液晶パネル 1 0 2 上において本来同じ明るさとなるべき画素同士が異なった明るさで表示されることがある。相展開回路によって、n 相の相展開を行なうと液晶パネル上では、同一のデータ側電極 1 1 3 によって電位が供給される n 本毎の縦方向の画素に特定のパネル駆動用画像信号 V ( i ) が供給されるので、この明るさの差が縦線状に現れる。例えば、各相毎に画素信号をサンプルし、さらに増幅あるいは反転等を行う本例では 6 個の回路の内、1 つの回路の利得が他の回路に比べて小さい場合、液晶パネル 1 0 2 の画面全体が一様な明るさの表示をするように同じレベルの全画面分の画像信号 V I D E O を入力すると利得の小さい回路の影響が現れる。従って、相展開回路 3 0 1 に接続された液晶パネル 1 0 2 上には、図 1 3 に示すように、6 本毎に他の画素と比べて暗く表示される縦線が現れてしまう。

50 【 0 0 1 1 】近年、液晶パネルを用いた画像表示装置

は、コンピュータなどの情報処理装置の表示端末あるいはテレビの画面、さらに投写装置などにも用いられており、高解像度化が進んでいる。従って、上記のように画質の低下を防止し、小型で高画質の画像表示装置を提供することが望まれている。

【0012】このような部品のばらつきなどによる回路の利得差やオフセットを回避するために、製造工程において回路の利得差やオフセットを調整することが考えられる。しかし、液晶の光学特性に合わせ込むためには、精度の高い調整作業が必要となるので相展開の数が多く  
10 となると調整作業は困難である。さらに、調整用の素子を付加するなどにより回路構成も複雑になる。このような調整作業を回避するためには、高精度の部品を使用することも考えられるが、コストが増加する原因となり、また、部品の精度を上げただけでは回路全体でみれば完全に特性を一致させるのは容易ではない。

【0013】そこで本発明においては、上記のような相展開回路を備えた画像表示装置において、部品のばらつきなどによる回路の特性差の影響が画面上に現れるのを軽減し優れた画質を得られる画像表示装置を提供すること  
20 を目的としている。また、回路の特性差による影響を簡易な回路で実現し、小型で高画質の画像表示装置を提供することも目的としている。

【0014】

【課題を解決するための手段】本発明においては、画素信号を複数の相に展開し保持する手段と、各相の画素信号を表示部に供給する複数の供給手段との組み合わせを変更可能なローテーション部を設け、このローテーション部における保持手段と供給手段の組み合わせを一定のタイミングで変更するようにしている。このような構成により、相展開に係わる回路に特性差があってもその回路の影響は画面全体に分散されるので、画質の劣化につ  
30 ながらず、高画質の画像表示装置を提供できる。すなわち、本発明の画像表示装置は、シリアルデータとして供給される複数の画素信号を展開順に従って $n$ 個の保持手段に順次保持する相展開部と、画像を表示する複数の画素を備えた表示部に対し $n$ 個毎の画素信号を供給する $n$ 個の供給手段と、保持手段と供給手段の組み合わせを変更可能なローテーション部と、組み合わせおよび展開順を制御する制御部とを有し、この制御部は、複数の組み合わせおよびそれに対応する展開順を備えており、一定のタイミングで組み合わせおよびそれに対応する展開順を変更すること  
40 を特徴としている。ただし、 $n$ は2以上の整数である。

【0015】本発明の画像表示装置において各供給手段に供給される画素信号の順番は変えずに、ローテーション部によって保持手段と供給手段の組み合わせを一定のタイミングで変更することが可能である。従って、相展開部を構成する部品、例えば、画素信号をサンプリング  
50 を行い、さらに、必要によって増幅および反転を行う部

品のばらつきなどに起因して相展開部の各保持部の特性に差があっても、その特性差が特定の供給手段に限定して現れることを防止できる。従って、各保持部の特性に差があっても、表示部には、均質で高画質の画像を表示することができる。

【0016】ローテーション部および相展開部における複数の組み合わせおよびそれに対応する展開順は、制御部において一定の順序で変えても良く、また、ランダムに変えても良い。さらに、組み合わせおよびそれに対応する展開順を、表示部の水平同期に同期して変更しても  
10 良く、水平および垂直同期に同期して変更することも可能である。

【0017】ローテーション部に $n$ 個の保持手段のいずれか1つを選択して $n$ 個の供給手段の1つに出力する $n$ 個の選択手段を設け、制御部によって $n$ 個の保持手段に対する $n$ 個の供給手段の組み合わせを単位として変更しても良い。あるいは、ローテーション部に $n$ 以下の整数 $m$ 個の保持手段のいずれか1つを選択して $m$ 個の供給手段の1つに出力する複数の選択手段を設け、制御部によって $m$ 個の保持手段に対する $m$ 個の供給手段の組み合わせを単位として変更しても良い。

【0018】また、画像表示装置の表示部は液晶パネルなどの表示体であっても良く、このような画像表示装置においては、供給手段が液晶パネルのデータ側駆動部に画素信号を供給する。また、画像表示装置の表示部は透過型液晶パネルおよび投写用光源を備えた投写型の表示部であっても良く、このような画像表示装置において  
20 は、供給手段が透過型液晶パネルのデータ側駆動部に画素信号を供給する。

【0019】

【発明の実施の形態】以下に、本発明の実施例を図面を用いて説明する。図1に本発明の実施例に係る画像表示に液晶パネル102を用いた画像表示装置の概略構成を示してある。本例の画像表示装置は、先に図10に基づき説明した画像表示装置と同様に液晶パネルブロック10、タイミング回路ブロック20、データ処理回路ブロック30を備えている。液晶パネルブロック10はデータ側駆動回路101、アクティブマトリクス型の液晶パネル102および走査側駆動回路103を備えており、  
30 また、データ側駆動回路101はシフトレジスタ111、サンプリングスイッチ112およびデータ側電極113を備えている。これら図11に基づき説明した画像表示装置と共通する部分については、同じ符号を付して説明を省略する。

【0020】本例のデータ処理回路ブロック30は、極性反転回路40、相展開回路50、ローテーション回路60およびこれらの回路を制御する制御回路35を備えており、このデータ処理回路ブロック30のさらに詳しい構成を図2に示してある。極性反転回路40は、入力画像信号VIDEOの順極性の信号（正の信号）と極性  
50

を反転した信号（負の信号）の 2 種類の信号を生成し出力する信号出力回路 4 1 と、正および負の信号のいずれかを選択して出力する 2 つのセクタ 4 2 a および 4 2 b を備えている。第 1 のセクタ 4 2 a は、選択した入力画像信号 VIDEO を後述する相展開回路 5 0 の奇数番目のサンプルホルダ回路に供給し、第 2 のセクタ 4 2 b は偶数番目のサンプルホルダ回路に供給する。そして、第 1 および第 2 のセクタ 4 2 a および 4 2 b のそれぞれには、正の信号および負の信号が逆の順番で入力されており、第 1 および第 2 のセクタ 4 2 a および 4 2 b では常に逆の極性の信号が選択されるようになっている。すなわち、第 1 のセクタ 4 2 a において正の入力画像信号 VIDEO+ が選択されている場合は、第 2 のセクタ 4 2 b においては負の入力画像信号 VIDEO- が選択されるようになっている。従って、入力画像信号 VIDEO が相展開されると、奇数番目の相、すなわち、奇数番目のデータ側電極 1 1 3 には、偶数番目の相、すなわち、偶数番目のデータ側電極 1 1 3 と極性の反転した信号が供給され、横方向のクロストークの発生を防止している。

【 0 0 2 1 】また、本例の画像表示装置においては、詳しくは後述するように、相展開回路 5 0 において入力画像信号 VIDEO をサンプルホルダに相展開する順番と、ローテーション回路 6 0 においてサンプルホルダとデータ供給線に対する出力端子 OUT 1 ~ OUT 6 の組み合わせを例えば水平同期信号のタイミングで変更できるようにしてある。従って、液晶パネル 1 0 2 の画素に印加される電位は、垂直方向に並んだ画素においても隣接する画素同士で極性が反転され、水平方向のみならず垂直方向のクロストークの発生を防止している。さらに、セクタ 4 2 a および 4 2 b は制御回路 3 5 の指示により相展開回路 5 0 に供給する信号が変更できるようになっている。従って、例えば、垂直同期信号と同期して相展開回路 5 0 に供給する信号の極性を反転させることにより、液晶パネルの個々の画素に印加される電位を時間的にも反転させ、クロストークの発生などの表示むらの発生を防止できるようにしている。

【 0 0 2 2 】このような液晶パネルの隣接するドットの極性を反転するドット反転駆動を行うために、従来は各画素信号毎に極性反転を行う必要があり、安定した画素信号を供給する面では不利であった。しかしながら、本例の画像表示装置においては、上記のように水平方向の隣接する画素の極性が変えられ、さらに、相展開する順番とローテーション回路における組み合わせが一定のタイミングで変更されるので、これに伴って垂直方向の隣接する画素の極性も変えられる。このため、各画素信号毎に極性反転を行う必要はなく、安定した電位の画素信号によりドット反転駆動を行える。ドット反転駆動を行うことにより、隣接する画素を駆動する信号の極性が異なるため、画素電極の保持容量の充放電が近くで行わ

れ、さらに、データ側電極を流れる電流が少なくなるので画素電位保持容量の基準電位の変動を抑制できる。このため、横クロストークの発生を防止でき、安定した高画質の画像を得ることができる。

【 0 0 2 3 】本例の相展開回路 5 0 は、入力画像信号 VIDEO を 6 つのサンプルホルダ 5 1 a ~ 5 1 f を用いて 6 つの相に展開できるようにしてある。もちろん、相の数量は 6 つに限定されることはなく、5 以下あるいは 7 以上であっても良い。本例のように 6 相に展開すると、フルカラー用の液晶パネル 1 0 2 において、水平方向に並んだ同じ色の画素のデータ側電極 1 1 3 に同じデータ供給線 1 1 4 を接続することができる。6 つのサンプルホルダ 5 1 a ~ 5 1 f は、展開順指示回路 5 2 から各サンプルホルダ 5 1 a ~ 5 1 f に供給されるサンプル信号に基づき、その時点でサンプルホルダ 5 1 a ~ 5 1 f に供給されている入力画像信号 VIDEO の画素信号をサンプルし、次のサンプル信号が供給するまでその画素信号を保持する。従って、入力画像信号 VIDEO に含まれる画素信号は、本例の画像表示装置であれば、6 相に展開され、1 画素当たりのデータ長が延長される。このため、ローテーション回路 6 0 を経て出力端子 OUT 1 ~ OUT 6 から各データ供給線 1 1 4 に供給されるパネル駆動用画像信号 V ( i ) ( i = 1 ~ 6 ) の周波数を落とすことが可能となる。従って、データ側駆動回路 1 0 1 が TFT と同様にガラス基板上に形成されている液晶パネルにおいて、データ側駆動回路の動作速度と画像信号の周波数とのマッチングを図ることができる。このため、データ側駆動回路の動作速度がそれほど速くない液晶パネルを表示部に用いても高解像度で高画質の画像を表示できる。

【 0 0 2 4 】このような相展開回路は、デジタル信号化された画素信号を各相毎にデータラッチするラッチ回路や、本例のようにアナログ信号化された画素信号を各相毎にサンプルホールド回路などにより構成することが可能である。いずれの場合も、各相毎、すなわち、本例であれば各サンプルホルダ 5 1 a ~ 5 1 f 毎に回路を構成する必要がある、それぞれの回路の環境や回路を構成する素子のばらつきなどにより利得等の回路特性に差が生ずる。従って、先に図 1 3 に基づき説明したように、個々のサンプルホルダ 5 1 a ~ 5 1 f から供給される信号強度に特定のばらつきが発生すると縦ラインむらの原因となる。そこで、本例の画像表示装置においては、ローテーション回路 6 0 を設けて、このような縦ラインむらの発生を防止している。

【 0 0 2 5 】本例のローテーション回路 6 0 は、ローテーション制御回路 6 1 と、6 個の 6 入力 1 出力のアナログスイッチ 6 2 a ~ 6 2 f を備えている。アナログスイッチの個数および入力数は、相展開回路 5 0 によって入力画像信号 VIDEO が展開される 6 相に対応して決定される。従って、上述したように相の数により、n 個の



n入力1出力のアナログスイッチを設ければ良く、本発明は6個に限定されるものではない。ローテーション制御回路62にはタイミング回路ブロック20からのタイミング信号が入力され、ローテーション制御回路61から各アナログスイッチ62a～62fに対し相展開回路50のどのサンプルホルダ51a～51fに保持されている画像信号を選択して出力するかを指定するセレクト信号が出力される。各アナログスイッチ62a～62fではそれぞれに与えられるセレクト信号に従って、サンプルホルダ51a～51fに保持されている画像信号V1(i)の中から1つが選択され、出力端子OUT1～6にパネル駆動用画像信号V(i)として出力される。

【0026】本例のローテーション制御回路62は、画像信号V1(i)とパネル駆動用画像信号V(i)の組み合わせ、すなわち、サンプルホルダ51a～51fに

対する出力端子OUT1～6の組み合わせの単位を幾つか保持しており、これらの組み合わせを所定のタイミングで切り換えられるようになっている。例えば、ローテーション制御回路62は6組のセレクト信号S1～S6を備えており、これらを画像表示用の水平同期信号と同期して変化させる。この場合、各アナログスイッチ62a～62fにおけるセレクト信号と入出力の関係は表1の通りとなる。なお、表1には、パネル駆動用信号V(i)として出力されるサンプルホルダ51a～51fにホールドされた画像信号V1(i)がセレクト信号S1～S6によって水平同期信号に同期して変化する様子を示してある。

【0027】

【表1】

セレクト信号	パネル駆動用画像信号V(i)					
	1	2	3	4	5	6
S1	1	2	3	4	5	6
S2	6	1	2	3	4	5
S3	5	6	1	2	3	4
S4	4	5	6	1	2	3
S5	3	4	5	6	1	2
S6	2	3	4	5	6	1

【0028】なお、ローテーション回路60において、上記のようにサンプルホルダ51a～51fにホールドされた画像信号V1(i)とパネル駆動用画像信号V(i)との組み合わせをセレクト信号S1～S6によって変えるために、所定のデータ側電極113にそのデータ側電極113に合わせた画素信号が供給されるようにサンプルホルダ51a～51fが入力画像信号VIDEOをホールドする順番を予め変えておく必要がある。このような展開順の制御はセレクト信号S1～S6が変化するタイミングに合わせて展開順指示回路52によって行われており、展開順指示回路52およびローテーション制御回路61を制御回路35がタイミング信号に合わせて協調制御する。

【0029】このように、本例の画像表示装置においては、タイミング回路ブロック20に源振クロック信号CLKと同期信号SYNCとが入力され、各回路ブロックを動作させるクロックなどのタイミング信号が出力される。そして、データ処理回路ブロック30においては、極性反転回路40および相展開回路50によって、入力画像信号VIDEOのn相展開（本例では6相である）が行われ、必要に応じて増幅及び反転され、相展開された画像信号V1(i)（ただしi=1～n、本例ではn=6）がサンプルホルダ51a～51fに保持される。そして、相展開された画像信号V1(i)はローテーシ

ョン回路60でローテーション処理されパネル駆動用画像信号V(i)となる。これらのパネル駆動用画像信号V(i)は、出力端子OUT1～OUT6および入力端子VIN1～VIN6を介してデータ供給線114に出力される。データ側駆動回路102は、シフトレジスタ111でタイミング回路ブロック20からの信号を基に作成したサンプリング信号により、サンプリングスイッチ112においてデータ供給線114に現れた各相のパネル駆動用画像信号V(i)をサンプルし、データ側電極113に所定の電位を出力する。

【0030】図3に本例におけるローテーション制御回路61から出力されるセレクト信号が変化する様子を示してある。ここでセレクト信号は画像信号の水平同期信号および垂直同期信号に同期してS1～S6に順番に変化しており、このようなセレクト信号を発生させるローテーション制御回路61はカウンタ回路などにより実現できる。このような画像表示装置において、6個のサンプルホルダ51a～51fの内1つの利得が他のものに比べて小さかったとする。この画像表示装置に、画面全体が一樣な明るさの表示をするように同じレベルの全面面分の画像信号VIDEOが入力されると、利得の小さいサンプルホルダ51に保持された展開された画像信号V1(i)がパネル駆動用画像信号V(i)として供給された液晶パネル上の画素が他の画素と比べて暗く表示



されてしまう。しかし、本例においては、画像信号 V 1 ( i ) とパネル駆動用画像信号 V ( i ) との組み合わせがローテーション回路 6 0 によって定期的に変わる。従って、ある特定のデータ入力端子 V I N ( i ) から入力されるパネル駆動用画像信号 V ( i ) はセレクト信号の状態によって水平同期信号と同期して変化していくため、液晶パネル上で明るさの変わっている画素が液晶パネル 1 0 2 の縦線状には並ばず分散する。

【 0 0 3 1 】 この結果、特定のサンプルホルダ 5 1 の固有差は液晶パネル上に分散して表示される。例えば、液晶パネルの画素の明るさとしてサンプルホルダ 5 1 の固有差が現れる場合は、図 4 に示すようになるので、液晶パネル上に縦ラインむらができるなどの顕著な差としては現れない。

【 0 0 3 2 】 ローテーション回路 6 0 において、各アナログスイッチ 6 2 a ~ 6 2 f に供給されるセレクト信号を、水平同期信号に同期してランダムに変化させることも可能である。例えば、図 5 に示すようにローテーション制御回路 6 1 から選択信号 S 1 ~ S 6 をランダムに出力することが可能である。さらに、図 5 においては、セレクト信号を垂直同期信号と同期して変化させているが、その値はランダムに変化させてある。このようにセレクト信号をランダムに発生するローテーション制御回路 6 1 はランダム信号発生回路を活用すれば実現できる。また、相展開回路 5 0 の各サンプルホルダ 5 1 a ~ 5 1 f においては、セレクト信号がランダムに変化するのに協調して、相展開する順番が制御されていることはもちろんである。

【 0 0 3 3 】 図 6 に、上記と同様にサンプルホルダ 5 1 a ~ 5 1 f の内の 1 つの利得が他のものに比べて小さかったとした場合に、液晶パネル 1 0 2 において画素の明るさが変化する様子を示してある。図 5 に示したように、セレクト信号が水平同期信号および垂直同期信号に同期してランダムに変化するため、液晶パネル上で明るさの変わっている画素が空間的に分散するのみならず、1 画面 ( 1 走査期間によってできあがる画面 ) 毎に明るさの変わっている画素の位置が変化する。このため、時間的に積分すると液晶パネル全体がほぼ同じ明るさに見

える。従って、サンプルホルダなどの相毎に用意された増幅及び反転回路等の特性差の影響が画面上では空間的および時間的に相殺され、液晶パネルに表示される画質をより向上させることができる。

【 0 0 3 4 】 図 7 に、ローテーション回路 6 0 の異なった例を示してある。このローテーション回路 6 0 は、相展開回路 5 0 で n 相 ( 本例では上述しているように n = 6 である ) に相展開された画像信号 V 1 ( i ) を、 n 個の m ( m は n より小さい整数数であり、ここでは 3 とする ) 入力 1 出力のアナログスイッチ 6 3 a ~ 6 3 f によって選択しパネル駆動用画像信号 V ( i ) として出力するようにしている。すなわち、本例のローテーション回路 6 0 においては、ローテーション制御回路 6 1 から供給されるセレクト信号に基づき、アナログスイッチ 6 3 a ~ 6 3 c が、相展開回路 5 0 の 1 番目から 3 番目までのサンプルホルダ 5 1 a ~ 5 1 c に保持された相展開された画像信号 V 1 ( 1 ) ~ V 1 ( 3 ) の中からそれぞれ 1 つの信号を選択し、出力端子 O U T 1 ~ 3 にパネル駆動用画像信号 V ( 1 ) ~ V ( 3 ) として出力する。また、アナログスイッチ 6 3 d ~ 6 3 f が、相展開回路 5 0 の 4 番目から 6 番目までのサンプルホルダ 5 1 d ~ 5 1 f に保持された相展開された画像信号 V 1 ( 4 ) ~ V 1 ( 6 ) の中からそれぞれ 1 つの信号を選択し、出力端子 O U T 4 ~ 6 にパネル駆動用画像信号 V ( 4 ) ~ V ( 6 ) として出力する。さらに、本例のローテーション制御回路 6 2 は、 m 個の画像信号 V 1 ( i ) と m 個のパネル駆動用画像信号 V ( i ) の組み合わせの単位を複数備えており、これらの組み合わせを所定のタイミングで切り換えられるようになっている。例えば、ローテーション制御回路 6 2 が 3 組のセレクト信号 S 1 ~ S 3 を備えており、これらを画像表示用の水平同期信号と同期して変化させると、各アナログスイッチ 6 3 a ~ 6 3 f におけるセレクト信号と入出力の関係は表 2 の通りとなる。なお、表 2 には、パネル駆動用信号 V ( i ) として出力される相展開された画像信号 V 1 ( i ) がセレクト信号 S 1 ~ S 3 によって変化する様子を示してある。

【 0 0 3 5 】

【表 2】

セレクト信号	パネル駆動用画像信号 V ( i )					
	1	2	3	4	5	6
S 1	1	2	3	4	5	6
S 2	3	1	2	6	4	5
S 3	2	3	1	5	6	4

【 0 0 3 6 】 図 8 にローテーション制御回路 6 1 から供給されるセレクト信号が変化する例を示してある。本例では、セレクト信号 S 1 ~ S 3 が水平同期信号および垂直同期信号に同期して変化している。このようなローテーション制御回路 6 1 は、カウンタ回路で実現できる。

また、図 9 に、上記の実施例と同様に 6 個のサンプルホルダ 5 1 a ~ 5 1 f のうちの 1 つのサンプルホルダの増幅及び反転回路に係る利得が他のものに比べて小さかった場合を示してある。本例のローテーション回路 6 0 を採用した場合であっても、液晶パネル 1 0 2 の上で、明

るさの変わっている画素が分散し、視覚的に大きな欠陥とは見えなくなるので画質の向上した画面が得られる。本例の画像処理装置においても、ローテーション回路 60 における組み合わせに対応して、相展開回路 50 においては入力画像情報 V I D E O の展開順を変化させ、所定のデータ側電極に所定の順番の画素信号が供給されるようにしている。

【 0 0 3 7 】さらに、3 入力 1 出力のアナログスイッチ 6 3 a ~ 6 3 f を用いたローテーション回路 60 においてセレクト信号 S 1 ~ S 3 をランダムに変化させることも可能である。セレクト信号をランダムに変化させることにより、液晶パネル 1 0 2 の上で増幅及び反転回路等の利得差等によって明るさの変わっている画素が空間的に分散され、さらに、1 画面 ( 1 走査期間によってできあがる画面 ) 毎に明るさの変わっている画素の位置が変化する。従って、時間的に積分すると液晶パネルの中で増幅及び反転回路等の特性差の影響が、画面上の画像では相殺され、より高い画質の画像を得ることができる。また、本例のローテーション回路は、3 入力 1 出力のアナログスイッチを用いているので、回路構成が簡略化されローテーション回路 60 の設計、組み立てなどが簡単になる。

【 0 0 3 8 】以上に、本発明を幾つかの実施例に基づき説明してきたが、これらの実施例に本発明が限定されないことはもちろんである。例えば、セレクト信号を完全にランダムに変化させなくても、画像信号の垂直同期信号に対し順序を変えたり、あるいは垂直同期信号に対しランダムに変化させるなどにより、空間的だけでなく時間的にもサンプルホールド回路などを用いて相展開したときに現れる回路の特性差の影響を分散でき、画面上では回路の影響を相殺し、高画質で分解能の高い画像を得ることができる。

【 0 0 3 9 】また、各アナログスイッチにおけるセレクト信号 S 1 ~ S 6 あるいは S 1 ~ S 3 と、相展開された画像信号 V 1 ( i ) およびパネル駆動用画像信号 V

( i ) との組み合わせの関係は既に述べた表 1、表 2 の通りでなくとも良く、セレクト信号を作成し供給する回路も、上記にて述べた以外に多くの回路を採用可能である。

【 0 0 4 0 】また、本例の画像表示装置において、相展開した後、サンプルホールド回路の他に、ローテーション回路内のアナログスイッチの入出力間のオフセットにも差が生ずることがあるが、これらの差は、相展開回路 50 における画像信号の保持回路や増幅及び反転回路のものと比べて一般的にかなり小さい。従って、ローテーション回路を設けることにより、パネル駆動用画像信号 V ( i ) 間の電圧差、すなわち液晶パネル 1 0 2 の画素上での明るさの差は増長されることはなく減縮され、ローテーション処理による画質向上の効果が充分発揮される。さらに、ローテーション回路を採用することによ

り、極性反転回路 40 を用いたドット反転駆動も簡単に行え、極性反転回路においては、例えば垂直同期信号毎に極性を反転させるだけ済むので D C レベルの安定した画素信号を提供できる。このため、信号のオフセットが小さくなり、さらに、横クロストークが防止できるので、よりクリアーな画像が得られる。

【 0 0 4 1 】また、ローテーション回路、あるいはローテーション回路を含めたデータ処理回路ブロックは液晶パネルブロックの外部のガラス基板上に構成しても良く、 I C 化すること可能である。特に I C 化に当たっては、本発明のローテーション回路を採用することにより相展開する際の信号処理回路の系列間のレベル調整が不要となり、また、 I C にこれらの回路を作り込む際にサンプルホルダー回路にレベル差が多少あっても問題なく高画質の画像が得られるので、 I C 化が容易となる。

【 0 0 4 2 】基板上にこれらの回路を形成する場合に、部品のばらつきなどによる回路の利得差やオフセットを回避するために製造工程において回路の利得差やオフセットを調整しても良い。しかしながら、液晶の光学特性に合わせ込むためには、精度の高い調整作業が必要となるので相展開の数が多くなると、このような調整作業は実質的には不可能であり、さらに、調整用の素子を付加するなどにより回路構成も複雑になる。これに対し、本例の画像表示装置のようにローテーション回路を用いれば、調整作業を回避でき、さらに、高精度の部品も不要となるので、コストを低減でき、表示された画像では部品の精度を上げた以上の効果を得ることができる。

【 0 0 4 3 】また、上記では液晶パネルを画像の表示部として用いた画像表示装置に基づき説明しているが、表示部としてエレクトロルミネッセンスや C R T 等を用いた画像表示装置であってももちろん良い。さらに、液晶パネルをライトバルブとして用いた投写型の画像表示装置であっても良い。

【 0 0 4 4 】図 1 0 に 3 板プリズム方式の光学系を用いた投写型の画像表示装置 ( プロジェクタ ) の概要を示してある。本例のプロジェクタ 7 0 では、白色光源のランプユニット 7 1 から射出された投写光がライトガイド 7 2 の内部で、複数のミラー 7 7 および 2 枚のダイクロイックミラー 7 3 によって R、G、B の 3 原色に分けられ、それぞれの色の画像を表示する 3 枚の T F T 液晶パネル 7 4 r、7 4 g および 7 4 b に導かれる。そして、それぞれの T F T 液晶パネル 7 4 r、7 4 g および 7 4 b によって変調された光はダイクロイックプリズム 7 5 に 3 方向から入射される。ダイクロイックプリズム 7 5 では、R および B の光が 9 0 ° 曲げられ、G の光が直進するので各色の画像が合成され、投写レンズ 7 6 を通してスクリーンなどにカラー画像が投写される。本発明に係る相展開機能およびローテーション機能を備えたデータ処理回路ブロックを介して入力画像信号 V I D E O をそれぞれの液晶パネル 7 4 r、7 4 g および 7 4 b に供

【0045】

【0046】このように、本発明の画像表示装置においては、相展開に用いられるサンプルホルダーなどの回路において増幅や反転等の処理を行う際にレベル差が多少あるなどの特性差が許容でき、この特性差による駆動用の画像信号の差を表示部の直前に相展開された画像信号とパネル駆動用の画像信号との組み合わせを入れ換えるローテーション回路によって表示部上では空間的に、また時間的に分散させることができる。したがって、本発明の画像表示装置では、相展開する際の信号処理回路の系列間のレベル調整が不要となるので、回路設計や組み立て時にかかる手間やコストを低減し、小型で安価な高解像度・高画質の画像表示装置を提供することが可能となる。

【図面の簡単な説明】

【図１】本発明の画像表示装置の実施例を示すブロック 30  
図である。

【図２】図１に示す画像表示装置のデータ処理ブロックをさらに詳細に示すブロック図である。

【図３】図１に示す画像表示装置のセレクト信号を順番に変化させる様子を示す図である。

【図4】図3に示すセレクト信号によって表示される画面の状態を示す図である。

【図6】図5に示すセレクト信号によって表示される画面の状態を示す図である。

【図7】本発明の画像表示装置のローテーション回路の他の例を示すブロック図である。

【図8】図7に示すローテーション回路においてセレクト信号の変化の様子を示す図である。

【図9】図8に示すセレクト信号によって表示される画面の状態を示す図である。

【図１０】本発明の実施例に係るプロジェクトの概要を示す図である。

【図 1 1】相展開を含む画像表示装置の構成例を示すブロックである。

【図12】相展開図の概念を示す図である。

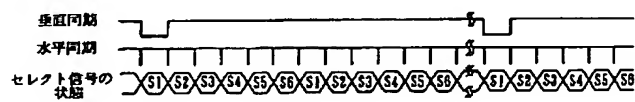
【図13】相展開を含む画像表示装置における縦ラインむらが発生する様子を示す図である。

【図 14】従来の画像表示装置の構成例を示す図である。

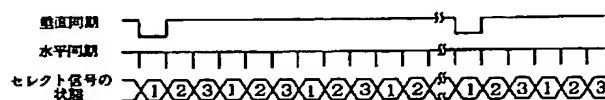
【符号の説明】

- 1 0 ・ ・ 液晶パネルブロック
- 2 0 ・ ・ タイミング回路ブロック
- 3 0 ・ ・ データ処理回路ブロック
- 3 5 ・ ・ 制御回路
- 4 0 ・ ・ 極性反転回路
- 5 0 ・ ・ 相展開回路
- 5 1 ・ ・ サンプルホルダ
- 5 2 ・ ・ 展開順指示回路
- 6 0 ・ ・ ローテーション回路
- 6 1 ・ ・ ローテーション制御回路
- 6 2、6 3 ・ ・ アナログスイッチ
- 1 0 1 ・ ・ データ側駆動回路
- 1 0 2 ・ ・ 液晶パネル
- 1 0 3 ・ ・ 走査側駆動回路
- 1 1 1 ・ ・ シフトレジスタ
- 1 1 2 ・ ・ サンプリングスイッチ
- 1 1 3 ・ ・ データ側電極

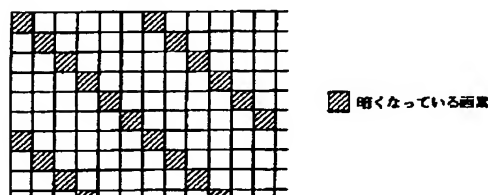
【図 3】



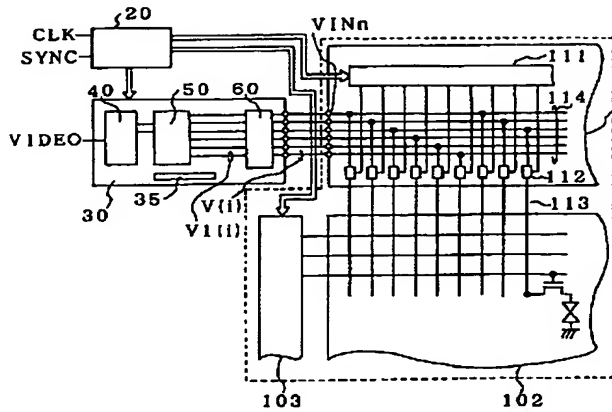
【图 8】



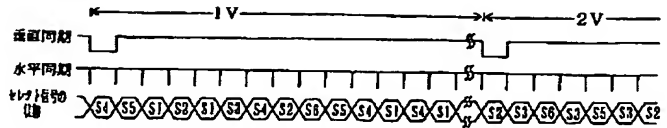
【図4】



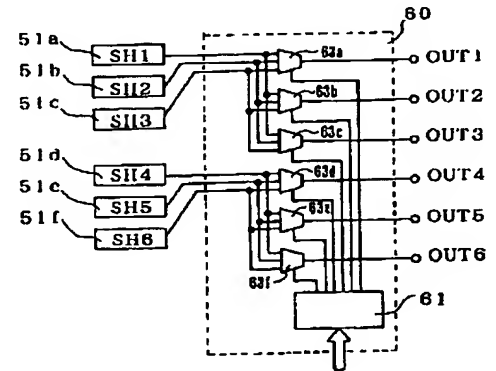
【図 1】



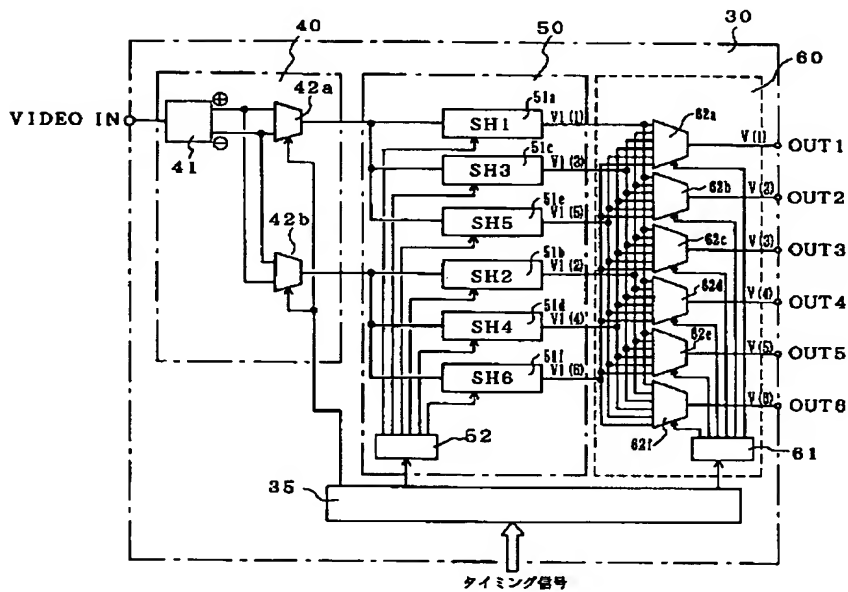
【図 5】



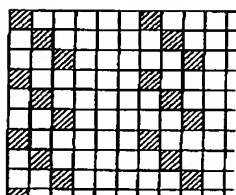
【図 7】



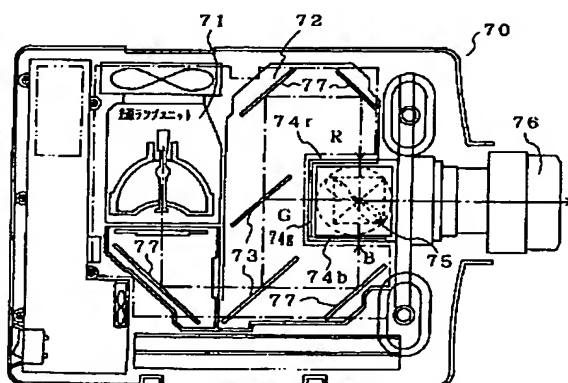
【図 2】



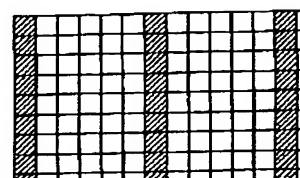
【図 9】



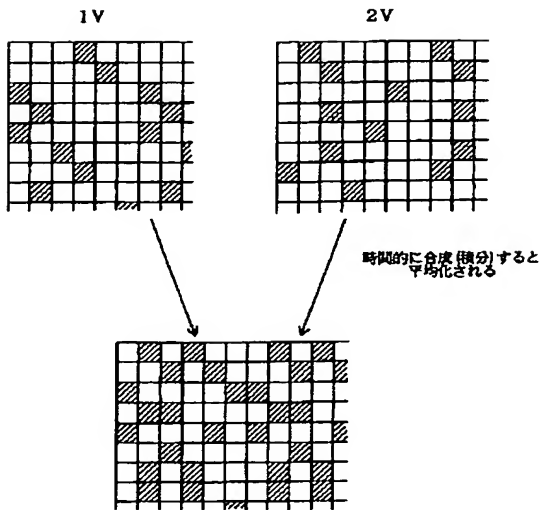
【図 10】



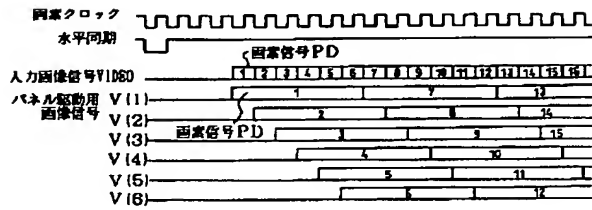
【図 13】



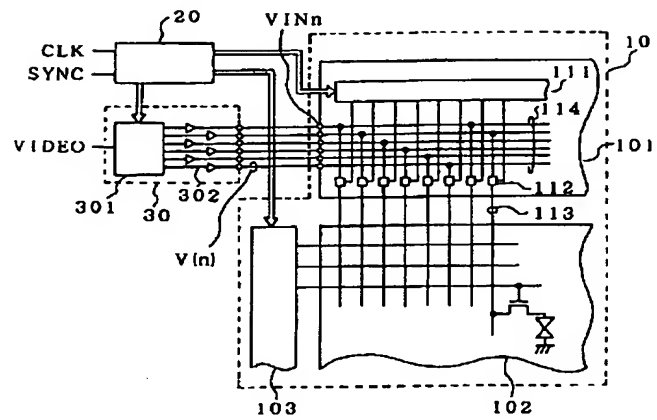
【図 6】



【図 12】



【図 11】



【図 14】

